

AA

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-176227

(43)Date of publication of application : 21.06.2002

(51)Int.Cl. H01S 5/323
H01S 5/227
H01S 5/50

(21)Application number : 2000-369486

(71)Applicant : NEC CORP

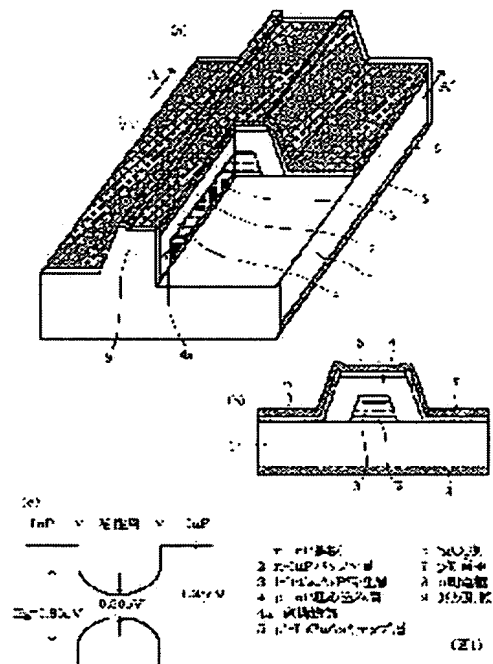
(22)Date of filing : 05.12.2000

(72)Inventor : KITAMURA SHOTARO

(54) SEMICONDUCTOR OPTICAL AMPLIFIER**(57)Abstract:**

PROBLEM TO BE SOLVED: To inexpensively provide a semiconductor optical amplifier having improved saturated power without any variation in characteristics.

SOLUTION: On an n-InP substrate 1, an i-InGaAsP active layer 3 is formed via an n-InP buffer layer 2. Band gap energy in the active layer 3 is set to 0.86 eV, and 0.80 eV in lowermost and uppermost layers, and at the center section of the layers, relatively. The band gap energy between them is continuously changed [see Figure (c)]. The entire buffer and active layers 2 and 3 are covered with a p-InP buried layer 4, and a p+-InGaAs cap layer 5 is formed at the top section of the buried layer 4. The p-InP buried layer 4 at the front and rear of the active layer 3 composes a window structure section 4a, and a non-reflection film 9 made of SiO₂/TiO₂ is formed outside the window structure section 4a.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-176227

(P2002-176227A)

(43) 公開日 平成14年6月21日 (2002.6.21)

(51) Int.Cl.⁷

識別記号

F I

タームコード (参考)

H 0 1 S 5/323

H 0 1 S 5/323

5 F 0 7 3

5/227

5/227

5/50

6 1 0

5/50

6 1 0

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号 特願2000-369486(P2000-369486)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(22) 出願日 平成12年12月5日 (2000.12.5)

(72) 発明者 北村 昌太郎

東京都港区芝五丁目7番1号 日本電気株式会社社内

(74) 代理人 100096253

弁理士 尾身 祐助

Fターム(参考) 5F073 AA22 AA31 AA83 BA03 CA12

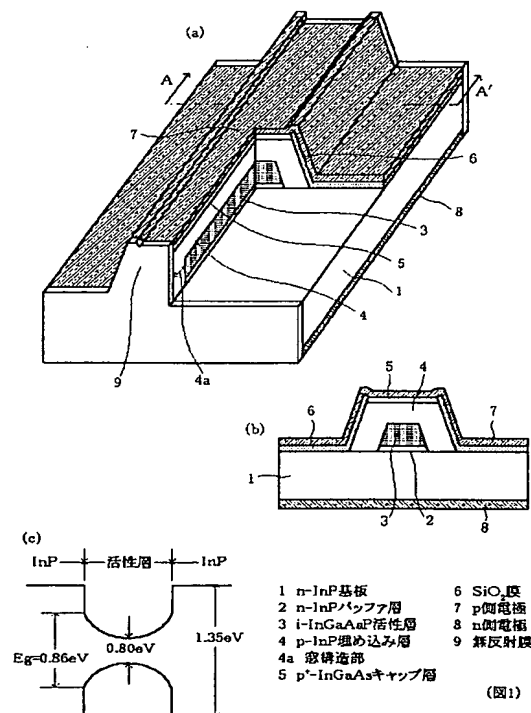
CB20 DA05 DA31 DA35

(54) 【発明の名称】 半導体光増幅器

(57) 【要約】

【課題】 飽和出力の向上した半導体光増幅器を安価に特性のばらつきなく提供できるようにする。

【解決手段】 $n\text{-InP}$ 基板1上には、 $n\text{-InP}$ バッファ層2を介して $i\text{-InGaAsP}$ 活性層3が形成されている。活性層3のバンドギャップエネルギーは、最下層と最上層で0.86 eV、層の中央部で0.80 eVであり、その間のバンドギャップエネルギーは連続的に変化している〔図(c)参照〕。バッファ層2と活性層3の全体は $p\text{-InP}$ 埋め込み層4によって覆われており、埋め込み層4の頂部には $p\text{-InGaAs}$ キャップ層5が形成されている。活性層3の前方および後方の $p\text{-InP}$ 埋め込み層4は、窓構造部4aを構成しており、窓構造部4aの外側には、 $\text{SiO}_2/\text{TiO}_2$ からなる無反射膜9が形成されている。



【特許請求の範囲】

【請求項 1】 半導体基板上に所定の長さの活性層が形成され前記活性層の前後にそれぞれ無反射膜が形成されている半導体光増幅器において、前記活性層は、層厚の中央部でバンドギャップ波長が最大で最上層と最下層では中央部より短くなるように、そのバンドギャップ波長が層厚方向で変化していることを特徴とする半導体光増幅器。

【請求項 2】 バンドギャップ波長が連続的ないし階段状に変化していることを特徴とする請求項 1 記載の半導体光増幅器。

【請求項 3】 前記活性層は、バンドギャップ波長が連続的に変化する層部分とバンドギャップ波長が変化しない層部分とを有していることを特徴とする請求項 1 記載の半導体光増幅器。

【請求項 4】 前記活性層は、バルク構造に形成されていることを特徴とする請求項 1～3 の何れかに記載の半導体光増幅器。

【請求項 5】 前記活性層の断面形状は台形をなしており、かつ、活性層の層厚は、活性層の最大幅より小さく最小幅より大きいことを特徴とする請求項 1～4 の何れかに記載の半導体光増幅器。

【請求項 6】 光入射側端面付近の前記活性層のバンドギャップ波長は、光出射側端面付近の前記活性層のバンドギャップ波長より長いことを特徴とする請求項 1～5 の何れかに記載の半導体光増幅器。

【請求項 7】 光入射側端面から光出射側端面に向かって前記活性層のバンドギャップ波長が少なくとも一部の領域において連続的に変化していることを特徴とする請求項 6 記載の半導体光増幅器。

【請求項 8】 前記活性層と前記無反射膜との間には、窓構造を構成する半導体層が形成されていることを特徴とする請求項 1～7 の何れかに記載の半導体光増幅器。

【請求項 9】 前記活性層が、前記半導体基板上にメサストライプ状に形成され、かつ、前記活性層が、前記活性層の上面および両側面上を覆う埋め込み層によって埋め込まれていることを特徴とする請求項 1～8 の何れかに記載の半導体光増幅器。

【請求項 10】 前記活性層が、前記半導体基板上にメサストライプ状に形成され、かつ、前記活性層が、前記活性層の上面、両側面および両端面上を覆う埋め込み層によって埋め込まれていることを特徴とする請求項 1～8 の何れかに記載の半導体光増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信や光交換システム等において用いられる半導体光増幅器（SOA: semiconductor optical amplifier）に関し、特に飽和出力を向上させた半導体光増幅器に関するものである。

【0002】

【従来の技術】光通信や光交換システムにおいては、減衰した光信号を増幅する必要があるが近年光信号を光のまま増幅することが行われるようになってきている。光増幅の手段としては、Er をドーブし光励起によって光増幅を行う光ファイバ増幅器とキャリアを注入し誘導放出によって光増幅を行う半導体光増幅器とが知られているが、半導体光増幅器は、小型・高効率の特長を有しており、この特長を活かした用途に採用されている。半導体光増幅器の課題の一つは、より高い飽和出力が得られるようにすることであるが、これとともに需要の伸びに伴って均一の特性を有する素子を安価に提供できるようにすることが求められている。特性のそろった素子を提供できるようにすることは、複数の半導体光増幅器が並列に配置されるような用途において特に重要なことである。

【0003】高い飽和出力を得るには活性層を多重量子井戸（MQW）構造とすることが有効であることが知られている。図 8 は、特開平 4-373194 号公報にて提案された、光出射端寄りの活性層を MQW 構造とした従来例を示す断面図である。この半導体光増幅器は以下のように作製される。半導体基板 103 上にバッファ層 104、クラッド層 105、MQW-SCH 構造の活性層 106、クラッド層 107、キャップ層 108 を順次成長させる。量子井戸構造領域 102 の成長層を残し部分的に基板面までエッチングする。次に、クラッド層 109、バルク層である活性層 110、クラッド層 111、キャップ層 112 を順次成長させる。このとき、ダブルヘテロ構造領域 101 の活性層 110 と量子井戸構造領域 102 の活性層 106 とが同じ高さに形成されるようにし、両活性層を光学的に直列に接続されるようにする。そして、ストライプ状のリッジ型に加工した後、半導体基板 103 の裏面に n 側電極 113 を、キャップ層上に p 側電極 114 を形成する。へき開後、両端面に無反射膜 115 を形成する。このように作製された素子に対し、n 側電極 113、p 側電極 114 を用いて電流を注入し、ダブルヘテロ構造領域 101 側端面より信号光を入射すると、活性層 110、106 において増幅された信号光が量子井戸構造領域 102 側端面より出射される。

【0004】

【発明が解決しようとする課題】上述した従来例では、MQW を形成する工程が含まれること、基板面からキャップ層まで 2 回にわたって全半導体層を成長させる必要があること、成長させた全成長層を基板面まで 2 回エッチングする必要があること、のために工程数が多くなり、製造コスト増を招くという問題がある。また、二つの活性層の高さを合わせる必要があり、厳格な工程管理を要求されるという問題がある外、成長条件のばらつきによって活性層同士の接続界面の状態が変化するため、特性のばらつきを抑えることが困難である。本発明の課

題は、上述した従来技術の問題点を解決することであって、その目的は、飽和出力の高く特性のばらつきの少ない半導体光増幅器を、安価に提供できるようにすることである。

【0005】

【課題を解決するための手段】上記の目的を達成するため、本発明によれば、半導体基板上に所定の長さの活性層が形成され前記活性層の前後にそれぞれ無反射膜が形成されている半導体光増幅器において、前記活性層は、層厚の中央部でバンドギャップ波長が最大で最上層と最下層では中央部より短くなるように、そのバンドギャップ波長が変化していることを特徴とする半導体光増幅器、が提供される。

【0006】そして、好ましくは、活性層のバンドギャップ波長は膜厚方向に連続的ないし階段状に変化するようになされる。また、一層好ましくは、前記活性層が、前記半導体基板上にメサストライプ状に形成され、かつ、前記活性層が、前記活性層の上面および両側面上を覆う埋め込み層によって埋め込まれる。

【0007】

【発明の実施の形態】次に、本発明の実施例について図面を参照して詳細に説明する。図1(a)は、本発明の第1の実施例の一部を切り開いて示す斜視図であり、図1(b)は、図1(a)のA-A'線での断面図である。また、図1(c)は、活性層を膜厚方向にみたバンド構造図である。図1(a)、(b)に示すように、 n - InP 基板1上には、 n - InP バッファ層2を介して、 i - $InGaAs$ 活性層3が形成されている。この i - $InGaAs$ 活性層3のバンドギャップエネルギーは、図1(c)に示されるように、最下層と最上層で0.86 eV (バンドギャップ波長1.45 nm)であって、層の中央部で0.80 eV (バンドギャップ波長1.56 nm)である。そして、その間バンドギャップエネルギーは連続的に滑らかに変化している。バッファ層2と活性層3の全体は p - InP 埋め込み層4によって覆われており、 p - InP 埋め込み層4の頂部には p - $InGaAs$ キャップ層5が形成されている。

【0008】活性層3を覆う埋め込み層4とキャップ層5はメサストライプ状に形成されており、 n - InP 基板1表面とメサストライプの表面は、 p - $InGaAs$ キャップ層5の表面部分を除いて、 SiO_2 膜6により覆われている。 p - $InGaAs$ キャップ層5上および SiO_2 膜6上には、キャップ層とオーミックに接触する p 側電極7が形成されており、また n - InP 基板1の裏面には n 側電極8が形成されている。 i - $InGaAs$ 活性層3の前方および後方の p - InP 埋め込み層4は、窓構造部4aを構成しており、窓構造部4aの外側には、 SiO_2/TiO_2 からなる無反射膜9が形成されている。この窓構造部4aと無反射膜9との相乗効果により、実効的な反射率を0.001%程度にまで低

減することができる。したがって、素子自体の光学的共振を抑えて増幅器として動作させることができる。活性層3の全長は、440 μm であり、その前後に30 μm の窓構造部4aが配置されていることにより、この実施例の半導体光増幅器の全長は、500 μm となっている。また、活性層3の膜厚は0.4 μm であり、またその幅は0.45 μm (底面での幅)である。このような断面形状を有する活性層により、利得の偏波依存性を抑制することができる。

10 【0009】この実施例の光増幅器とは異なって、活性層がバンドギャップエネルギーが例えば0.80 eVの単一の組成の材料により均一に形成した場合には、特に光出射端近傍において光強度が強くなることにより誘導放出によって多くのキャリアが消費されることになり、結果として高い飽和出力の素子を得ることができない。これに対して、上記のように構成された半導体光増幅器においては、活性層に注入されたキャリアの多くが消費されることなく活性層内に留まることにより、つまり光増幅源が活性層内にストアされることにより、素子の飽和出力が増大する。

20 【0010】次に、図2(a)～(d)を参照して本発明の第1の実施例の製造方法について説明する。図2(a)に示すように、(100)面を主面とする n - InP 基板1上に、常圧CVD法により、100 nm厚の SiO_2 膜を堆積し、これをフォトリソグラフィ技術とドライエッチング技術によりパターニングして、長さが440 nm、幅が0.5 μm の開口を有する SiO_2 マスク10を形成する。このとき、マスク幅を25 μm とし、また、開口の長手方向が[011]方向となるようにする。そして、この開口領域へMOVPE (有機金属気相成長)法によって活性層等の多層膜構造を選択的に成長させる。図2(b)～(d)は、この選択成長の過程を示す、図2(a)におけるA-A'線での工程順の断面図である。

30 【0011】III族原料としてトリメチルインジウム(TMI_n)、V族原料としてホスフィン(PH₃)、 n 型ドーパント原料としてジシラン(Si_2H_6)を用い、成長温度を625℃、成長圧力を100 hPaとして、キャリア濃度： $1 \times 10^{18} cm^{-3}$ の n - InP バッファ層2を100 nmの膜厚に成長させ、続いて、III族原料としてTMI_n、トリエチルガリウム(TEGa)、V族原料としてアルシン(AsH₃)、PH₃を用い、成長温度を625℃、成長圧力を100 hPaとして、膜厚400 nmの i - $InGaAs$ 活性層3を成長させた。このとき、活性層3の側面には(111)面が現れる〔図2(b)〕。活性層3の成長過程では、各原料の分圧を調整することにより、バンドギャップエネルギーが最下層で最も大きく、成長に連れて徐々に小さくなり、その後再び増大するようにする〔図1(c)参照〕。

【0012】次に、フォトリソグラフィ法とドライエッチング法により、 SiO_2 マスク10の活性層3側面の部分を $2\mu\text{m}$ ずつと活性層の前後の部分を除く〔図2(c)〕。この開口幅が拡大された SiO_2 マスク10を用いて活性層3の埋め込みを行う。すなわち、III族原料として TMI n 、V族原料として PH_3 、p型ドーパント原料としてジエチルジンク(DEZn)を用い、成長温度を 625°C 、成長圧力を 100hPa として、キャリア濃度： $1\times 10^{18}\text{cm}^{-3}$ のp-InP埋め込み層4を活性層上での膜厚が $1.2\mu\text{m}$ になるように成長させ、続いて、III族原料として TMI n 、TEGa、V族原料として AsH_3 、p型ドーパント原料として DEZn を用い、成長温度を 625°C 、成長圧力を 100hPa として、キャリア濃度： $1\times 10^{19}\text{cm}^{-3}$ 、膜厚 200nm のp-InGaAsコンタクト層5を成長させた〔図2(d)〕。

【0013】その後、CVD法により全面に 300nm 厚の SiO_2 を堆積し、フォトリソグラフィ法およびドライエッチング法により、メサストライプ頂部の SiO_2 膜を除去してp-InGaAsコンタクト層5の表面を露出させ、このコンタクト層にオーミックに接触するp側電極7を形成した。そして、基板厚を $120\mu\text{m}$ まで研磨した後、基板裏面にn電極8を形成した。へき開により素子長 $500\mu\text{m}$ に切り出した後、両端面に $\text{SiO}_2/\text{TiO}_2$ からなる無反射膜9を形成することにより、図1に示される本実施例の半導体光増幅器を得ることができる。上述の製造方法によれば、2回の選択エピタキシャル成長によって素子を形成することができ、エピタキシャル成長層のエッチング工程がないため、少ない工数により光増幅器を得ることができる。そして、活性層の寸法・形状が SiO_2 膜のパターニングによって決定されるため、高い精度の形状に作製することができる。従って、本発明によれば、安定した特性の光増幅器を安価に提供することが可能になる。

【0014】〔比較例〕比較のために、活性層が、膜厚： 400nm 、バンドギャップエネルギー： 0.80eV で一様の組成のInGaAsPであって、これ以外は第1の実施例と同じものを比較例として作製した。

【0015】製作された第1の実施例と比較例の光増幅器に $I=150\text{mA}$ の電流注入したときの自然増幅光(ASE: amplified spontaneous emission)スペクトルをそれぞれ図3(a)、(b)に示す。本実施例製品は比較例に比べスペクトル幅が短波側に広がっている。したがって、本実施例によれば、高い飽和出力を実現することができる。図4は、第1の実施例と比較例の光増幅器に $\lambda=1.55\mu\text{m}$ の光を入力して利得を測定した結果である。本実施例では、小信号利得 25dB 、飽和出力が 10dBm 以上の良好な特性を得ることができた。一方、比較例では、小光信号で高い利得が得られる

ものの、飽和出力は 5dBm 以下しか得られていない。

【0016】図5は、本発明の第2の実施例を説明するための活性層のバンド構造図である。第1の実施例では、活性層のバンドギャップは連続的に変化していたが、本実施例では、階段状に変化させる。すなわち、n-InPバッファ層を 100nm を成長させた後、活性層として、 100nm 厚でバンドギャップエネルギーが 0.86eV のInGaAsPと、 200nm 厚でバンドギャップエネルギーが 0.80eV のInGaAsPと、 100nm 厚でバンドギャップエネルギーが 0.86eV のInGaAsPとを順次成長させる。このように、バンドギャップエネルギーを階段状に変化させても第1の実施例とほぼ同様の特性が得られることが確認された。なお、第2の実施例では2種の組成の材料により活性層を構成したが、3種以上の材料を用いるようにしてもよい。また、第2の実施例を変更して、層厚の一部の部分はバンドギャップエネルギーが連続的に変化するようにしてもよい。例えば、図5に示すバンド構造図において、中央部の 200nm の部分のみを連続的に変化するようにしてもよい。

【0017】図6は、本発明の第3の実施例を示す一部を断面にて示す斜視図である。本実施例においても、第1の実施例と同様に、i-InGaAsP活性層3のバンドギャップエネルギーは、最下層と最上層で最大、中央部で最小となっており、その間は滑らかに連続的に変化している。本実施例の第1の実施例と相違している点は、活性層を選択成長させる際に用いる SiO_2 マスク10のマスク幅が光入射端側で最大、光出射端側で最小となっていることであり、これにより、活性層のバンドギャップエネルギーは光伝搬方向に向かって徐々に高くなるようになされる。その結果、光強度が高くなる光出射端寄りの領域において光増幅源がより多くストアされることになり、より高い飽和出力を得ることが可能になる。

【0018】第3の実施例では、活性層を選択成長させる際に用いる SiO_2 マスクのマスク幅が光入射側から光出射側に向かって徐々に狭くなっていたが、これを変更して、図7に示すように、マスク幅は光伝搬路の途中まで一定幅で、途中から光出射端に向けて徐々に狭くなるようにしてもよい。選択成長用のマスクをこのように構成した場合には、光伝搬路に沿ってのバンド構造は、光伝搬路の途中まではバンドギャップは一定でその後光出射端に向かって徐々に広がることになる。

【0019】

【発明の効果】以上説明したように、本発明の半導体光増幅器は、活性層の最下層と最上層でバンドギャップが広く中央部のバンドギャップがこれより狭くかつほぼ増幅すべき光信号の波長に対応した値となるようにしたので、活性層内に光増幅源がストアされることになり、飽和出力を大幅に増大させることができる。ま

た、活性層をバルク構造としその層厚を活性層断面の最小幅より大きくすることにより利得の偏波依存性を抑制することができる。また、本発明に係る半導体光増幅器は、少ない工数により精度よく製作することが可能であるため、本発明によれば、上記の特長を有する光増幅器を特性のばらつき少なく安価に提供することができる。

【図面の簡単な説明】

【図1】 本発明の第1の実施例を示す斜視図と断面図とバンド構造図。

【図2】 本発明の第1の実施例の製造方法を説明するための斜視図と工程順の断面図。

【図3】 本発明の第1の実施例の効果を説明するための特性図。

【図4】 本発明の第1の実施例の効果を説明するための特性図。

【図5】 本発明の第2の実施例を説明するためのバンド構造図。

【図6】 本発明の第3の実施例を示す斜視図。

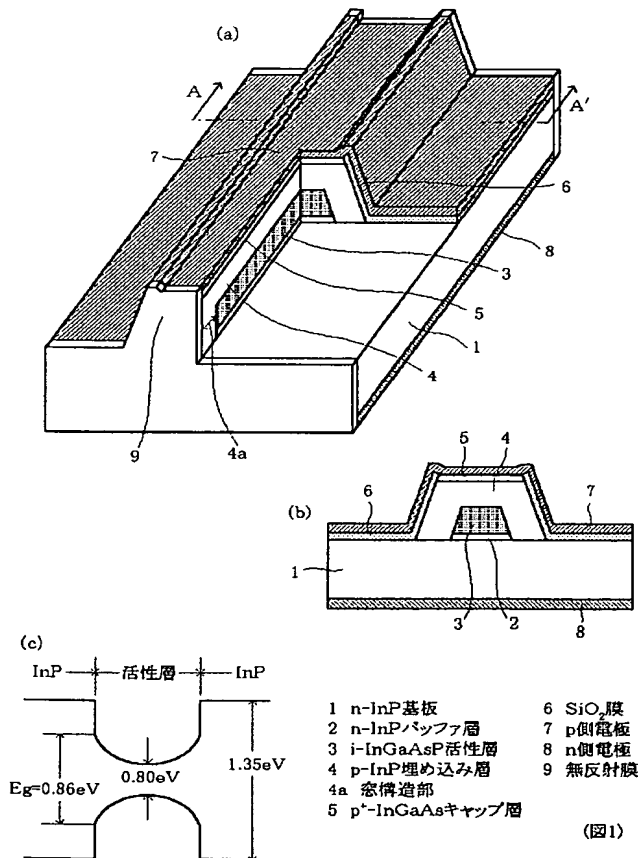
【図7】 本発明の第3の実施例の変更例を説明するための斜視図。

【図8】 従来例の断面図。

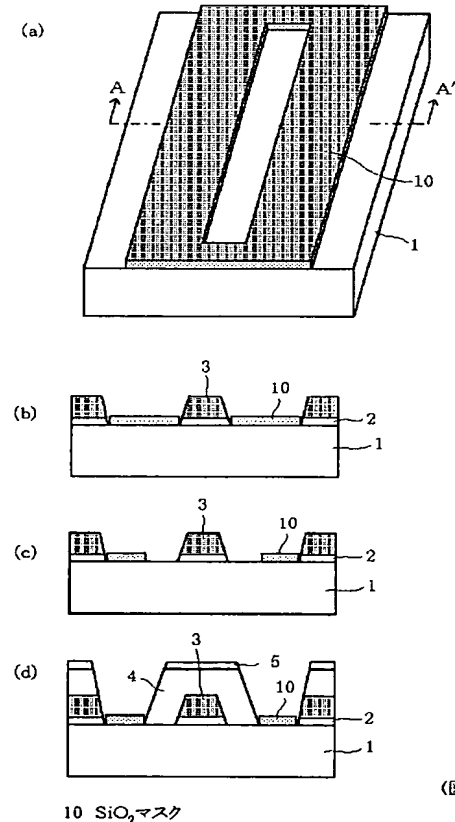
【符号の説明】

- 1 n-InP基板
- 2 n-InPバッファ層
- 3 i-InGaAsP活性層
- 4 p-InP埋め込み層
- 4a 窓構造部
- 5 p'-InGaAsキャップ層
- 6 SiO₂膜
- 7 p側電極
- 8 n側電極
- 9 無反射膜
- 10 SiO₂マスク
- 101 ダブルヘテロ構造領域
- 102 量子井戸構造領域
- 103 半導体基板
- 104 バッファ層
- 105、107、109、111 クラッド層
- 106、110 活性層
- 108、112 キャップ層
- 113 n側電極
- 114 p側電極
- 115 無反射膜

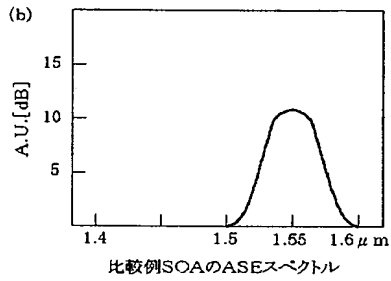
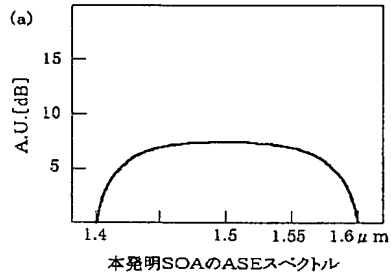
【図1】



【図2】

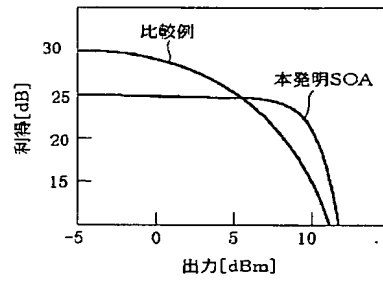


【図 3】



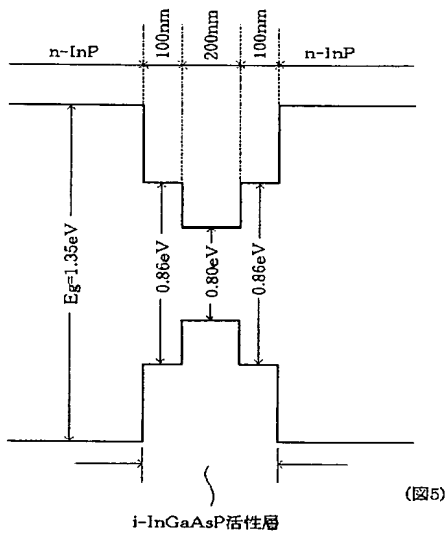
(図3)

【図 4】

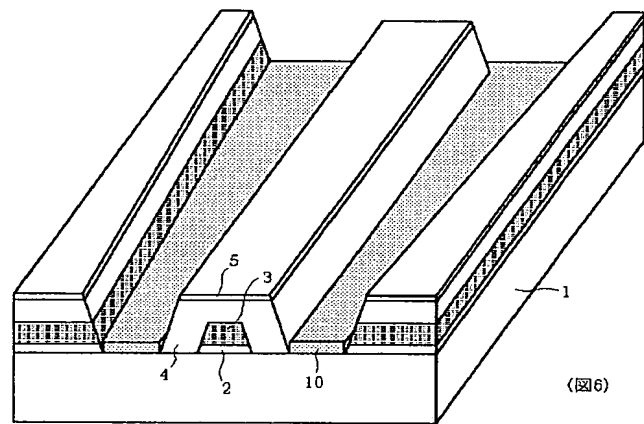


(図4)

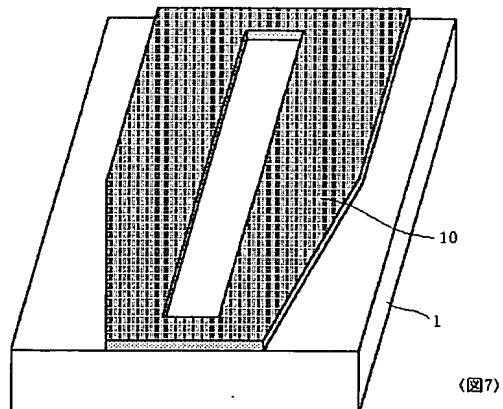
【図 5】



【図 6】



【図 7】



【図 8】

